پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

243

F

243F

نام:

نام خانوادگی:

محل امضا:

اگر دانشگاه اصلاح شود مملکت اصلاح می‌شود.
امام خمینی (ره)

صبح جمعه
۹۳/۱۲/۱۵
دفترچه شماره ۱ از ۲

جمهوری اسلامی ایران
وزارت علوم، تحقیقات و فنّاوری
سازمان سنجش آموزش کشور

آزمـــون ورودی
دوره‌های دکتـــری (نیمه متمرکز) داخل ــ ســـال ۱۳۹۴

مجموعه مهندسی برق ــ الکترونیک (کد ۲۳۰۱)

تعداد سؤال: ۴۵ — مدت پاسخگویی: ۱۵۰ دقیقه

عنوان مواد امتحانی، تعداد و شماره سؤالات

ردیف	مواد امتحانی	تعداد سؤال	از شماره	تا شماره
۱	مجموعه دروس تخصصی (الکترونیک ۲ ـ مدارهای مجتمع خطی، تئوری و تکنولوژی ساخت)	۴۵	۱	۴۵

این آزمون نمرهٔ منفی دارد.

استفاده از ماشین حساب مجاز نیست.

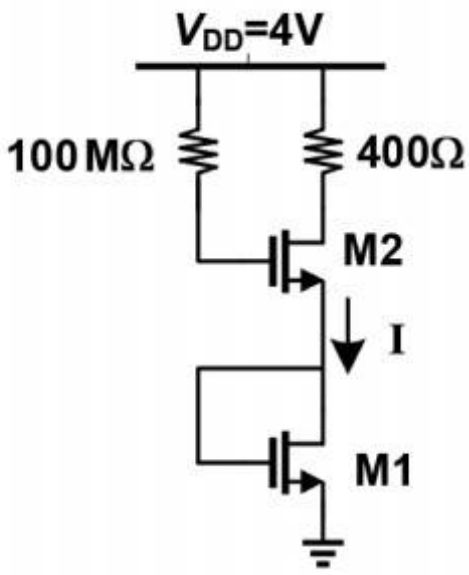
اسفند ماه ــ سال ۱۳۹۳

حق چاپ، تکثیر و انتشار سوالات به هر روش (الکترونیکی و ...) پس از برگزاری آزمون، برای تمامی اشخاص حقیقی و حقوقی تنها با مجوز این سازمان مجاز می‌باشد و با متخلفین برابر مقررات رفتار می‌شود.

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۱- مقدار جریان I در مدار روبه‌رو، چند میلی‌آمپر است؟



$\mu_n C_{ox} = ۵۰۰\frac{\mu A}{V^۲}$ $V_T = ۰/۵V$

$\frac{W_۱}{L_۱} = ۱$, $\frac{W_۲}{L_۲} = ۴$ $\lambda \simeq ۰$

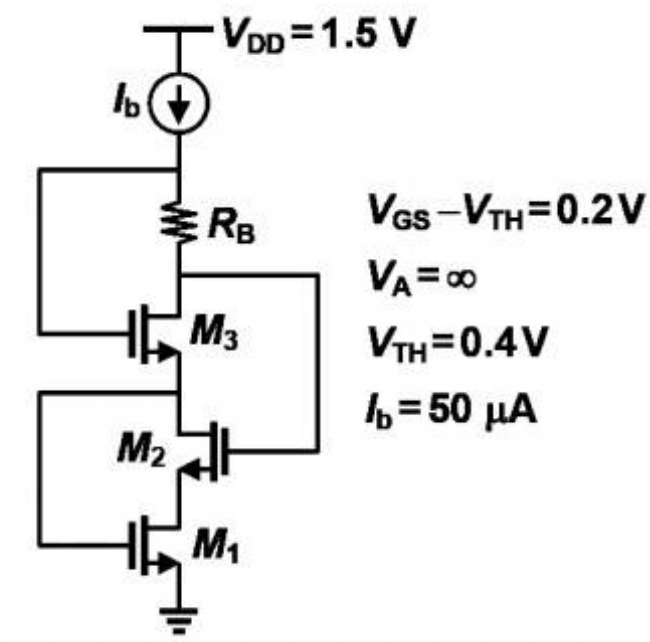
۱) ۰

۲) ۰/۵

۳) ۱

۴) ۱۰

۲- در مدار زیر همهٔ ترانزیستورها با هم یکسان هستند. حداقل و حداکثر مقدار مقاومت R_B چند کیلو اهم می‌تواند باشد، تا همهٔ ترانزیستورها در ناحیهٔ اشباع بایاس گردند؟



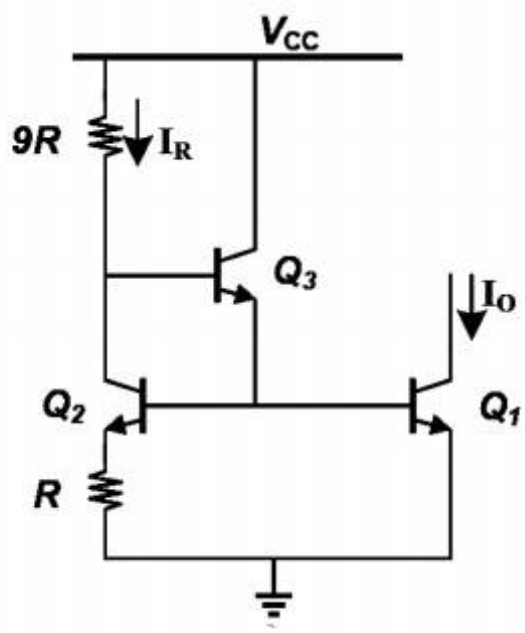
۱) $۶k\Omega \le R_B \le ۸k\Omega$

۲) $۲k\Omega \le R_B \le ۴k\Omega$

۳) $۴k\Omega \le R_B \le ۶k\Omega$

۴) $۴k\Omega \le R_B \le ۸k\Omega$

۳- در مورد مدار زیر، کدام گزینه درست است؟ ترانزیستورها مشابه فرض می‌شوند و $V_{CC} >> V_{BEQ}$



۱) $\ln\frac{I_o}{I_R} \approx ۰$

۲) $\ln\frac{I_o}{I_R} = ۱۰\frac{V_{CC} - V_{BEQ}}{V_T}$

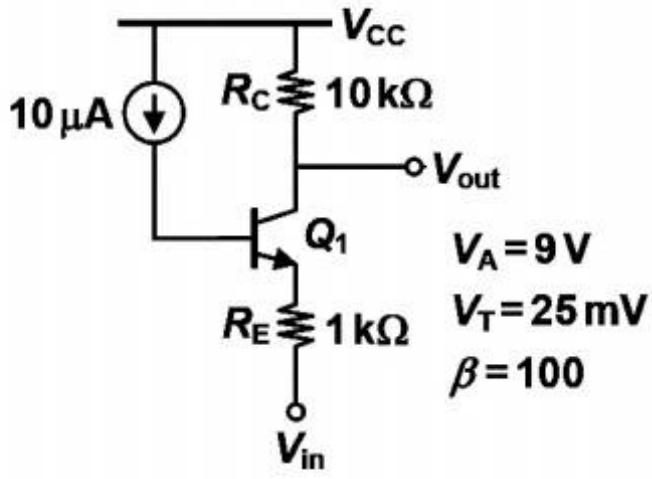
۳) $\ln\frac{I_o}{I_R} = ۱۰\frac{I_R R}{V_T}$

۴) $\ln\frac{I_o}{I_R} = ۰/۱\frac{V_{CC} - ۲V_{BEQ}}{V_T}$

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

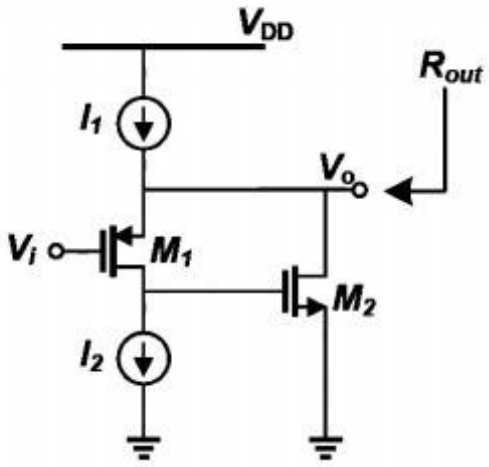
پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۴- در مدار زیر، ترانزیستور Q_1 در ناحیهٔ فعال بایاس شده و منبع جریان ایده‌آل است. مقدار بهرهٔ ولتاژ آن، $A_V = \frac{V_{out}}{V_{in}}$ کدام است؟



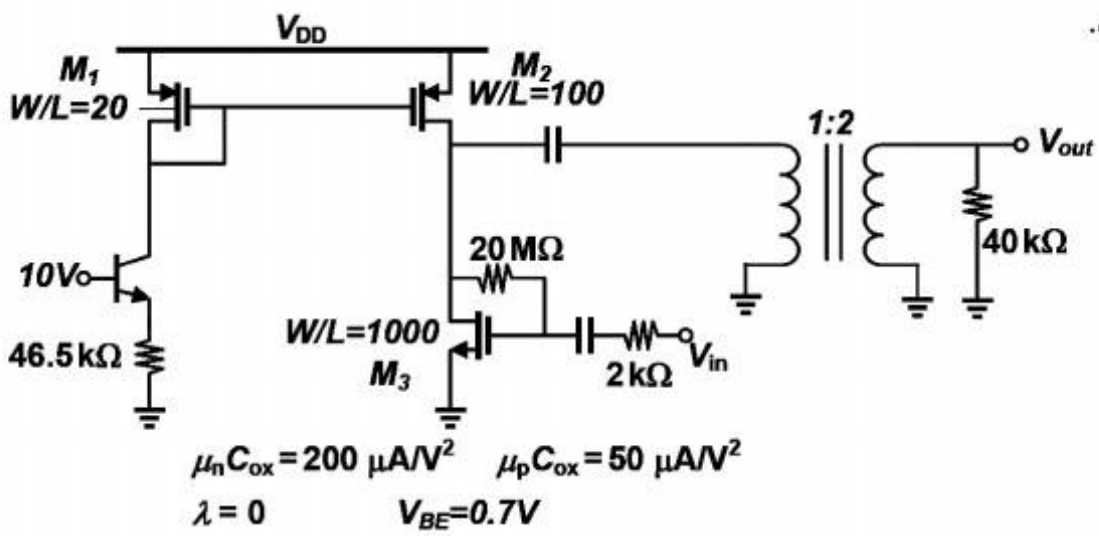
۱) ۰٫۵
۲) ۱
۳) ۵
۴) ۱۰

۵- در مدار زیر، ترانزیستورهای M_1 و M_2 در ناحیهٔ اشباع بایاس شده‌اند و منابع جریان ایده‌آل می‌باشند. اگر $g_m r_o >> 1$ باشد، اندازهٔ مقاومت خروجی R_{out} تقریباً، کدام است؟



۱) $\frac{r_{o2}}{g_{m1} r_{o1}}$
۲) $\frac{1}{g_{m1} g_{m2} r_{o2}}$
۳) $\frac{1}{g_{m1} g_{m2} r_{o1}}$
۴) $\frac{r_{o2}}{g_{m2} r_{o1}}$

۶- بهرهٔ ولتاژ مدار زیر $(\frac{V_{out}}{V_{in}})$ تقریباً، کدام است؟ فرض کنید تمام ترانزیستورهای MOSFET در ناحیهٔ اشباع بایاس شده‌اند.

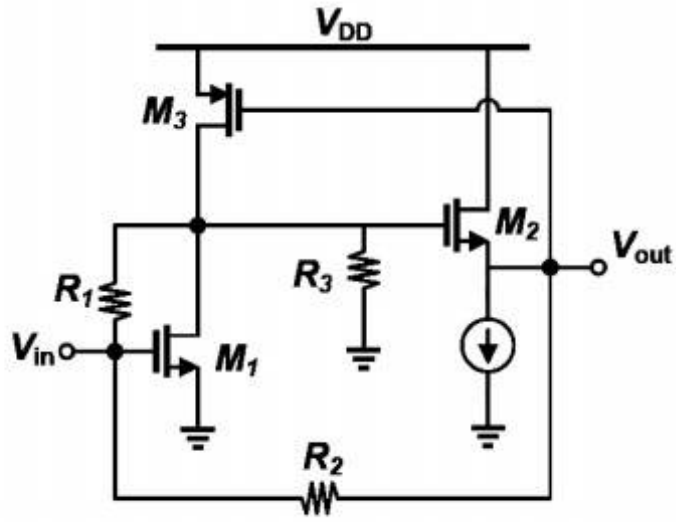


۱) −۴۸۰
۲) −۴۰۰
۳) −۲۸۰
۴) −۲۰۰

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۷- مقدار بهرهٔ $\left|\frac{V_{out}}{V_{in}}\right|$ در مدار زیر کدام است؟ $g_{m۲}R_{۲}=\frac{۱}{۲}$ ، $R_{۱}=R_{۳}=\frac{۳}{g_{m۱}}=\frac{۲}{g_{m۳}}$



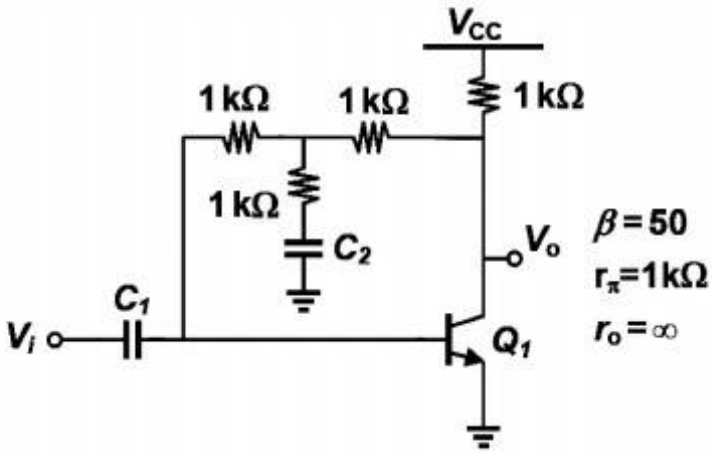
۱) $\frac{۱}{۴}$

۲) $\frac{۱}{۲}$

۳) $\frac{۳}{۴}$

۴) ۱

۸- مقدار تقریبی بهرهٔ ولتاژ در تقویت کنندهٔ زیر، کدام است؟ خازن‌ها در حالت AC، اتصال کوتاه هستند.



۱) ۵۰−

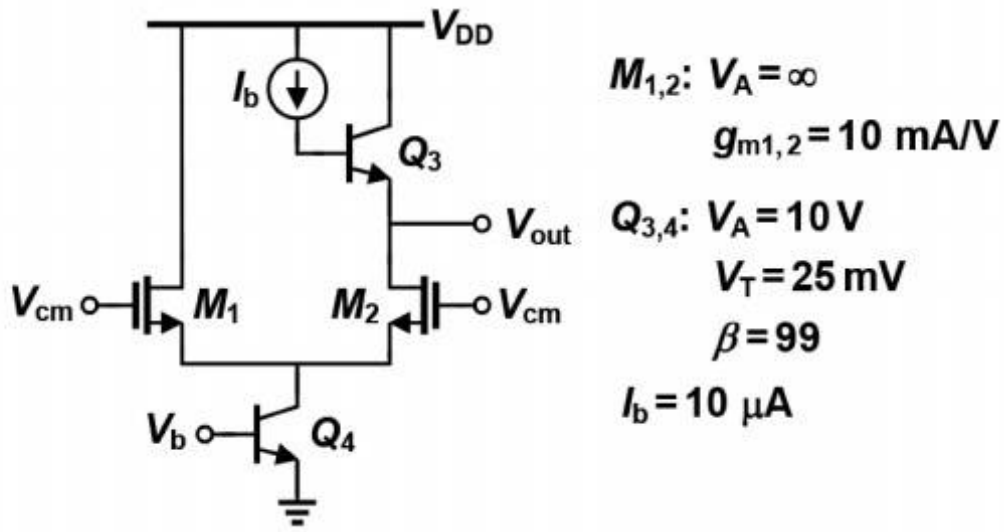
۲) ۴۰−

۳) ۳۰−

۴) ۲۰−

۹- در مدار تقویت کنندهٔ زیر همهٔ ترانزیستورها در ناحیهٔ فعال بایاس شده‌اند و منبع جریان I_b ایده‌آل است.

مقدار بهرهٔ ولتاژ مد مشترک $A_{cm}=\left|\frac{V_{out}}{V_{cm}}\right|$ آن، کدام است؟



۱) ۰٫۰۰۲۵

۲) ۰٫۱

۳) ۰٫۲۵

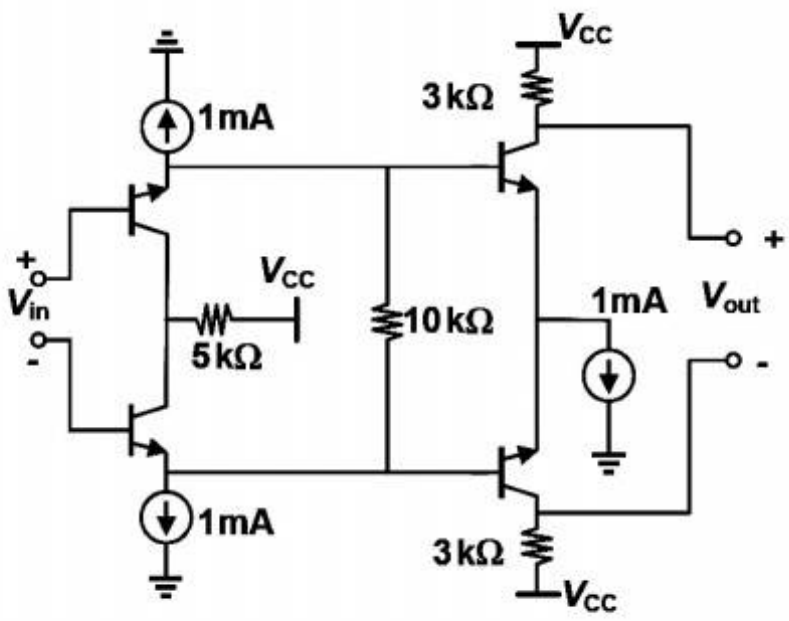
۴) ۱

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۱۰- در مدار شکل زیر $\frac{V_{out}}{V_{in}}$ ، کدام است؟

فرض : $r_\pi = 5k\Omega$, $\beta = 99$, $r_o = \infty$



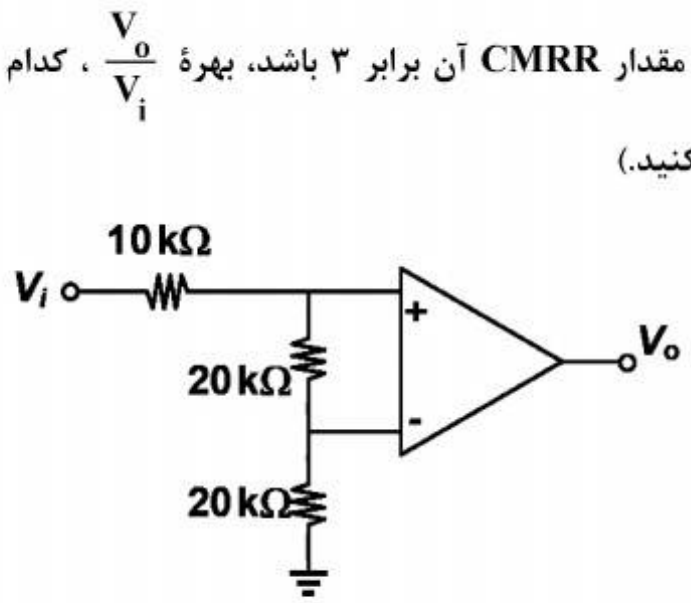
۱) ۱۰۰-

۲) ۶۰-

۳) ۴۰-

۴) ۳۰-

۱۱- در تقویت‌کنندهٔ تفاضلی زیر، اگر بهرهٔ تفاضلی ۱۰ و مقدار CMRR آن برابر ۳ باشد، بهرهٔ $\frac{V_o}{V_i}$ ، کدام است؟ (مقاومت ورودی تقویت‌کننده را بی‌نهایت فرض کنید.)



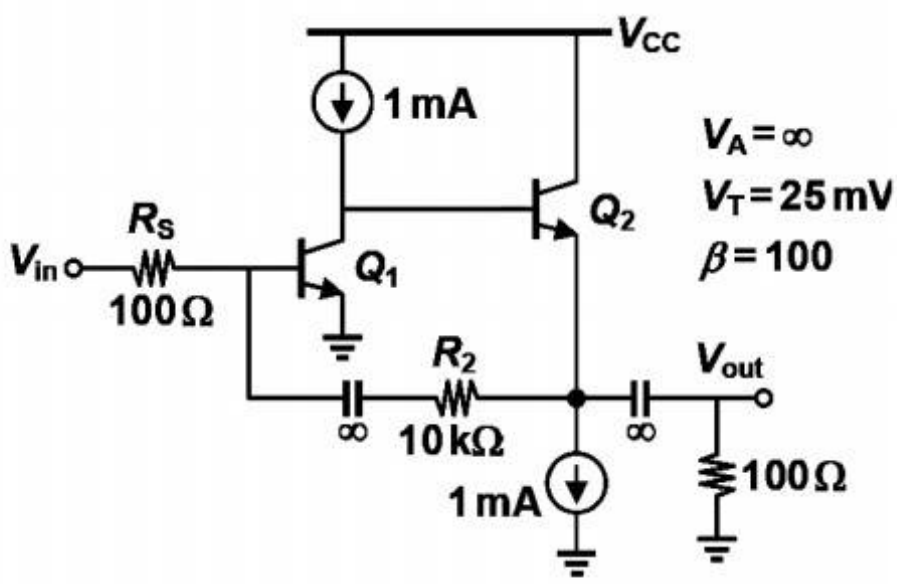
۱) ۴

۲) ۶

۳) ۸

۴) ۱۰

۱۲- در مدار شکل زیر، همهٔ ترانزیستورها در ناحیهٔ فعال بایاس شده‌اند ومنابع جریان ایده‌آل هستند. مقدار بهرهٔ ولتاژ $A_V = \frac{V_{out}}{V_{in}}$ آن تقریباً چقدر است؟



۱) ۴۰

۲) ۵۰

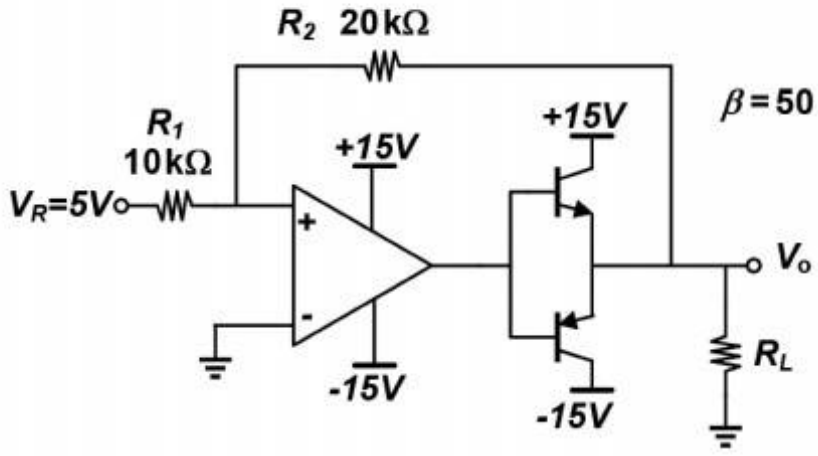
۳) ۸۰

۴) ۱۰۰

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

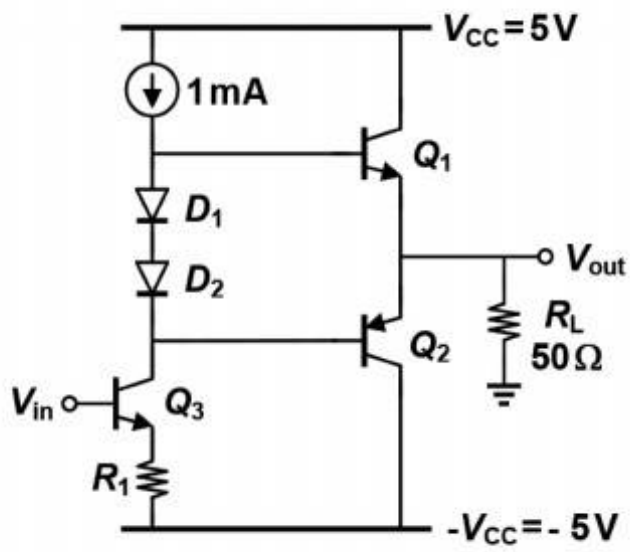
پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۱۳- حداقل مقدار مجاز مقاومت بار R_L در مدار زیر، چند اهم است؟ حداکثر جریان خروجی آپ ـ امپ، ۲۰ mA است.



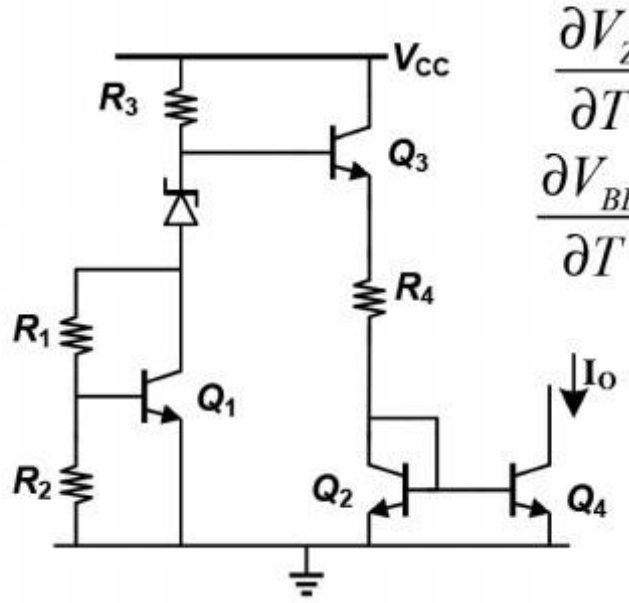
۱) ۵
۲) ۱۰
۳) ۲۰
۴) ۴۰

۱۴- در مدار تقویت‌کنندهٔ توان زیر، حداقل افت ولتاژ لازم در دو سر منبع جریان ۰٫۲ ولت است. حداکثر مقدار مقاومت R_1 چند کیلو اهم می‌تواند باشد تا دامنهٔ سوئینگ متقارن ولتاژ خروجی V_{out} ماکزیمم گردد؟



۱) ۰٫۸
۲) ۱
۳) ۱٫۶
۴) ۲

۱۵- در مدار زیر تغییرات ولتاژ زنر و ولتاژ V_{BE} نسبت به دما مشخص شده است. نسبت $\frac{R_1}{R_2}$، برای استقلال کامل I_o نسبت به دما، کدام است؟

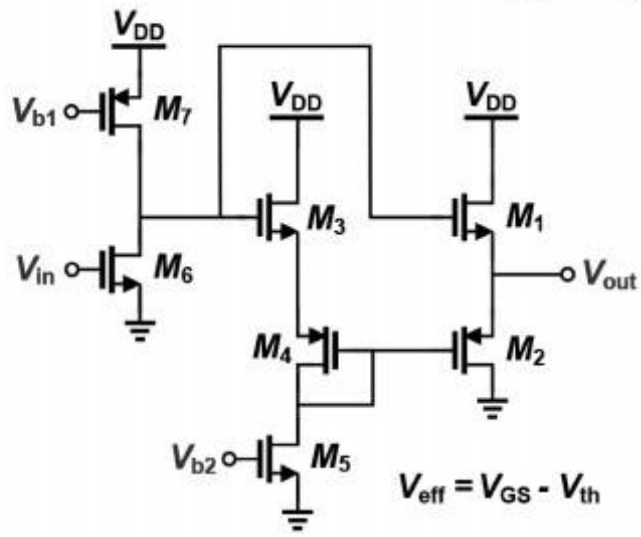


۱) ۷
۲) ۱٫۵
۳) ۱
۴) ۲٫۵

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۱۶- کدام گزینه در مورد محدودهٔ سوئینگ خروجی مدار زیر درست می‌باشد؟



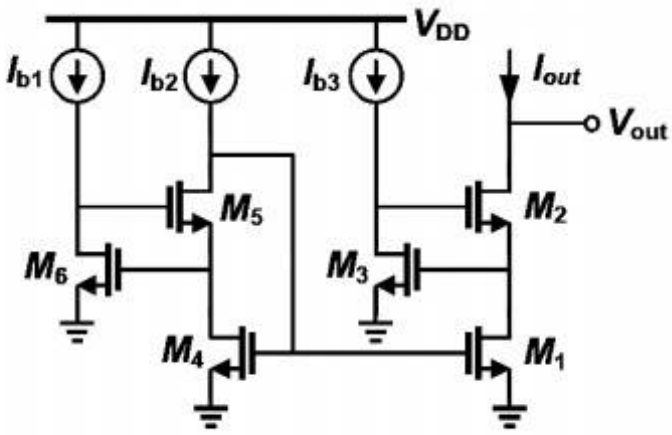
۱) $V_{DD} - ۴V_{eff} - ۲V_{th}$

۲) $V_{DD} - ۲V_{eff} - ۲V_{th}$

۳) $V_{DD} - ۲V_{eff}$

۴) $V_{DD} - ۳V_{eff} - ۲V_{th}$

۱۷- در مدار آینهٔ جریان زیر، حداقل مقدار ولتاژ خروجی V_{out} چند ولت است؟



$\mu_n C_{ox}(W/L)_{1,2} = 16\ mA/V^2$

$(W/L)_{1,2} = 20\ (W/L)_{4,5}$

$\mu_n C_{ox}(W/L)_3 = 5\ mA/V^2$

$(W/L)_3 = 5\ (W/L)_6$

$V_{TH} = 0.4V$

$\lambda = \gamma = 0$

$I_{b1} = 5\ \mu A,\ I_{b2,3} = 25\ \mu A$

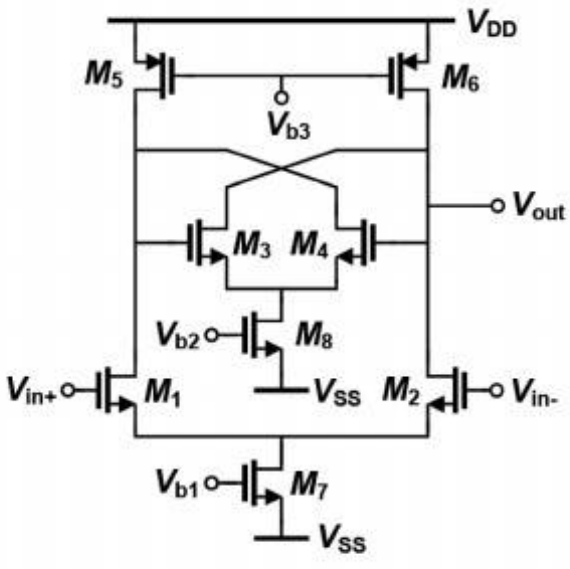
۱) ۰/۴

۲) ۰/۵

۳) ۰/۶

۴) ۰/۷۵

۱۸- در مدار تقویت کنندهٔ تفاضلی زیر، همهٔ ترانزیستورهای متناظر با هم یکسان بوده و در ناحیهٔ اشباع بایاس شده‌اند. منبع تغذیهٔ V_{SS} علاوه بر مؤلفهٔ DC شامل یک مؤلفهٔ نویز ac سیگنال کوچک است. مقدار بهرهٔ ولتاژ $A_{ss} = \frac{V_{out}}{V_{ss}}$ آن، کدام است؟



$V_{eff} = 0.2\ V$

$\lambda = 0.25\ V^{-1}$

$\gamma = 0$

$I_{D7} = 2\ mA$

$I_{D8} = 0.1\ mA$

۱) ۱۰

۲) ۲۰

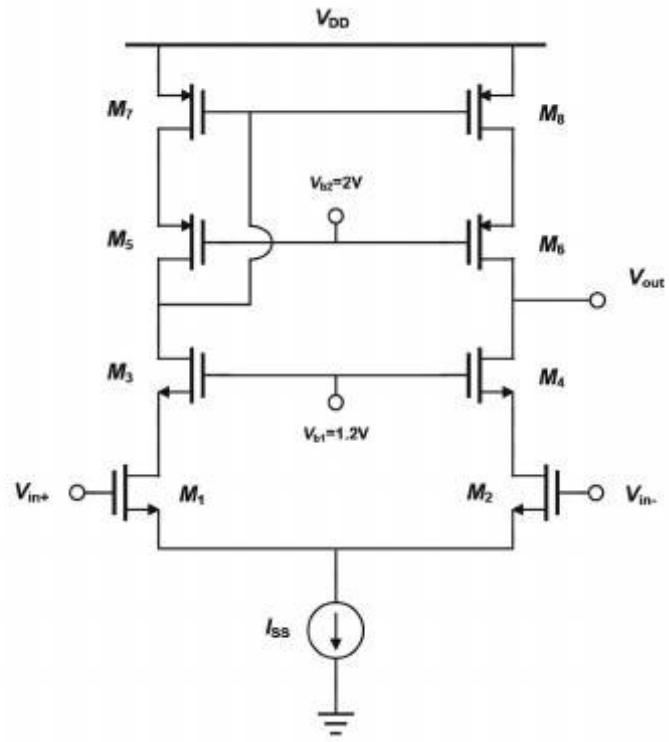
۳) ۳۰

۴) ۴۰

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

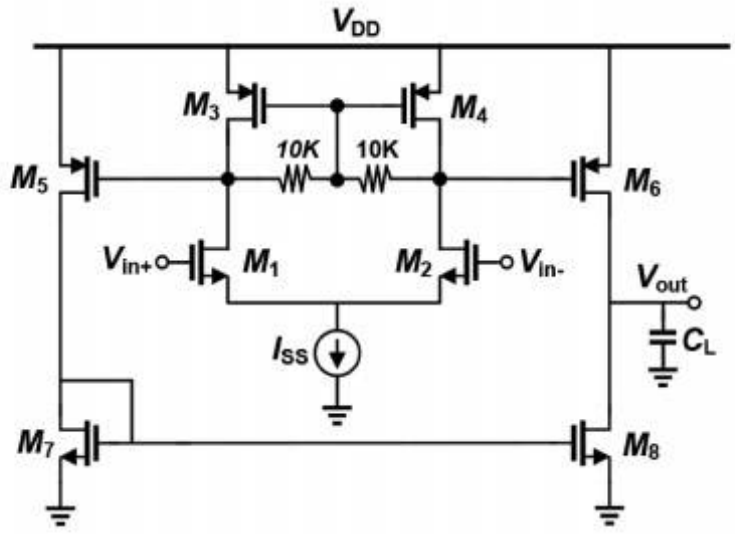
۱۹- آپ ـ امپ شکل زیر مفروض است. فرض کنید این آپ ـ امپ برای کاربرد حاضر که در آن خروجی آپ ـ امپ به گیت $M_۲$ وصل می‌شود، طراحی گردیده است. در این صورت بهترین نقطهٔ بایاس DC گره خروجی (V_{ODC}) برحسب ولت، برای داشتن ماکزیمم سوئینگ متقارن، کدام است؟



$V_{eff} = 0.2\ V$
$V_{ISS} = 0.2\ V$
$V_{TH} = 0.5\ V$
$V_{DD} = 3\ V$
$V_{b1} = 1.2\ V$

۱) ۰/۸۵
۲) ۰/۹۵
۳) ۱/۳
۴) ۱/۶

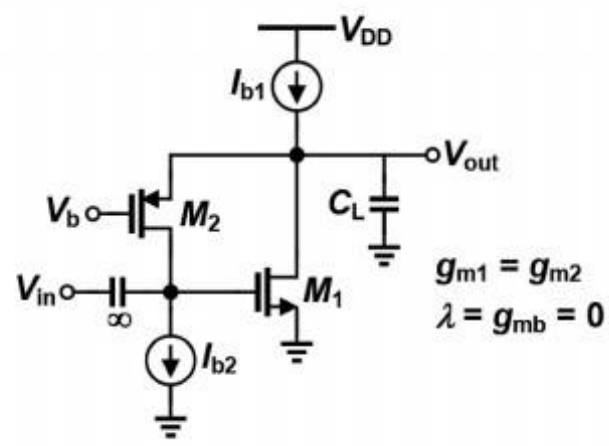
۲۰- مقدار بهرهٔ ولتاژ $A_V = \frac{V_{out}}{V_{in+} - V_{in-}}$ فرکانس پایین تقویت کنندهٔ زیر، کدام است؟



$r_{o1-4} = 20\ k\Omega$
$r_{o5-8} = 100\ k\Omega$
$g_{m1-8} = 1\ mA/V$
$(W/L)_5 = (W/L)_6$
$(W/L)_7 = (W/L)_8$

۱) ۵۰۰-
۲) ۲۵۰-
۳) ۱۲۵-
۴) ۱۰۰-

۲۱- در مدار زیر همهٔ ترانزیستورها در ناحیهٔ اشباع بایاس شده‌اند و منابع جریان ایده‌آل هستند. مقدار کل توان نویز حرارتی خروجی آن بر حسب $V^۲$ چقدر است؟ در محاسبهٔ نویز از مدل کانال بلند ترانزیستورها استفاده کنید.



$g_{m1} = g_{m2}$
$\lambda = g_{mb} = 0$

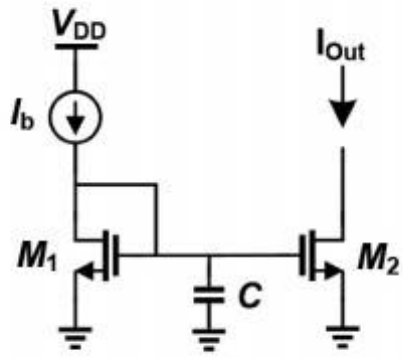
۱) $\frac{۲kT}{۳C_L}$
۲) $\frac{kT}{۳C_L}$
۳) $\frac{kT}{C_L}$

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۴) $\frac{۴kT}{۳C_L}$

۲۲- در مدار زیر، منبع جریان ایده‌آل و ترانزیستور $M_۲$ در ناحیهٔ اشباع فرض می‌شود. جریان rms نویز خروجی (I_{out}) ناشی از ترانزیستور $M_۱$، کدام است؟ در محاسبهٔ نویز از مدل کانال بلند ترانزیستورها استفاده کنید. ($\lambda = ۰$)



$(W/L)_2 = 4(W/L)_1$

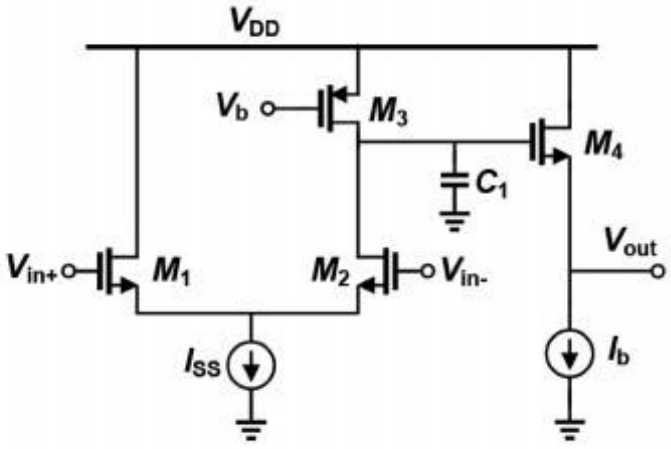
۱) $g_{m_۱}\sqrt{\frac{۱۶}{۳}\frac{kT}{C}}$

۲) $g_{m_۱}\sqrt{\frac{۸}{۳}\frac{kT}{C}}$

۳) $g_{m_۱}\sqrt{\frac{۳۲}{۳}\frac{kT}{C}}$

۴) $g_{m_۱}\sqrt{\frac{۴}{۳}\frac{kT}{C}}$

۲۳- با صرف‌نظر کردن از خازن‌های پارازیتی ترانزیستورهای مدار زیر، نرخ چرخش (Slew Rate) آن، کدام است؟



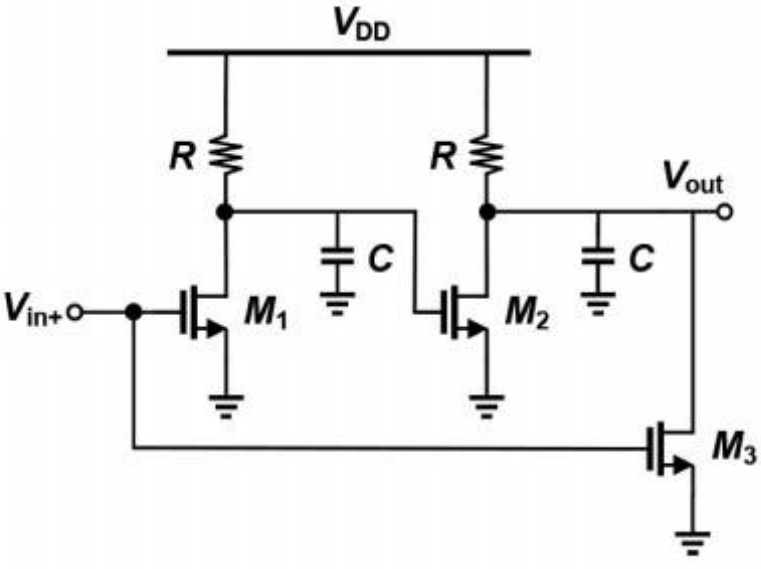
۱) $\frac{I_{SS}}{۲C_۱}$

۲) $\frac{I_{SS}}{۴C_۱}$

۳) $\frac{۲I_{SS}}{C_۱}$

۴) $\frac{I_{SS}}{C_۱}$

۲۴- با توجه به شکل زیر، نسبت فرکانس صفر مدار به قطب اول آن، کدام است؟ (g_m همه ترانزیستورها با هم برابر است و $g_mR = ۲$ و $\lambda = ۰$)



۱) ۴

۲) ۳

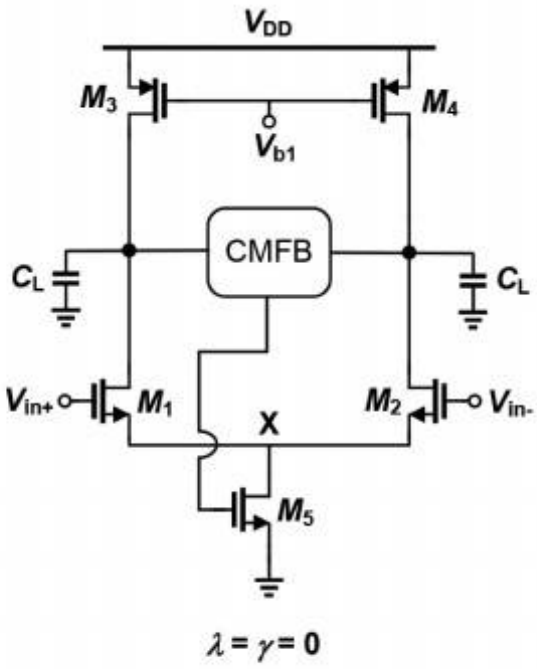
۳) ۲

۴) ۱

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

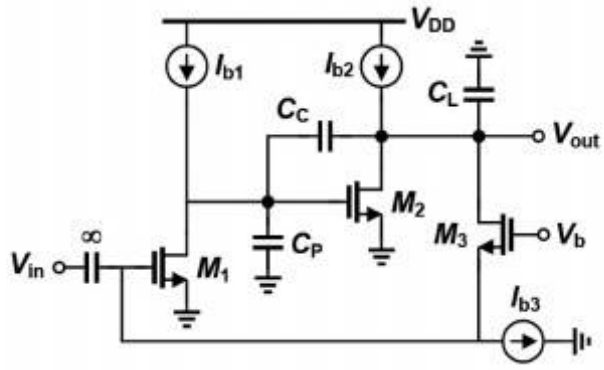
۲۵- در مدار آپ ـ امپ تمام تفاضلی زیر، مدار فیدبک مد مشترک ایده‌ال و دارای بهرهٔ واحد است. اگر مجموع خازن پارازیتی گره X تا زمین، $\frac{۱}{۲}$ اندازهٔ خازن C_L و حاشیهٔ فاز مدار مد مشترک ۴۵° باشد. نسبت $\frac{W}{L}$ ترانزیستور $M_۵$ به $M_۱$ کدام است؟



$\lambda = \gamma = 0$

۱) ۸
۲) ۱۶
۳) ۲۴
۴) ۳۲

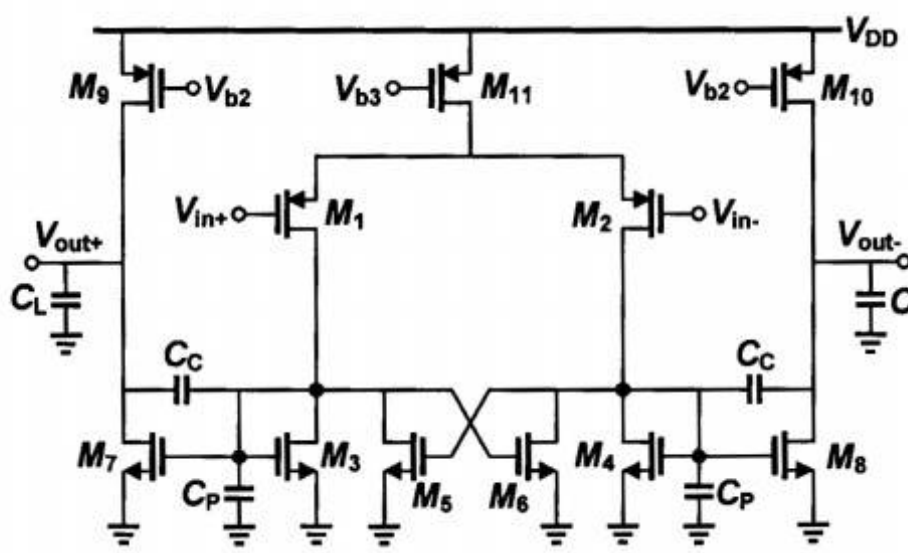
۲۶- در مدار تقویت کنندهٔ زیر همهٔ ترانزیستورها در ناحیهٔ اشباع بایاس شده و منابع جریان ایده آل هستند. به ازای چه مقداری از g_m ترانزیستور $M_۳$ بر حسب میلی‌آمپر بر ولت، این مدار صفر فرکانسی محدود نخواهد داشت؟



$g_{m1} = 10$ mA/V
$g_{m1} = 20$ mA/V
$\lambda = \gamma = 0$
$C_L = 1.5$ pF
$C_C = 2$ pF
$C_P = 0.5$ pF

۱) ۲
۲) ۲/۵
۳) ۸
۴) ۱۰

۲۷- در مدار تقویت کننده زیر، همه ترانزیستورهای متناظر با هم یکسان بوده و در ناحیهٔ اشباع بایاس شده‌اند. مقدار فرکانس بهره ـ واحد آن بر حسب گیگا رادیان بر ثانیه تقریباً برابر کدام است؟



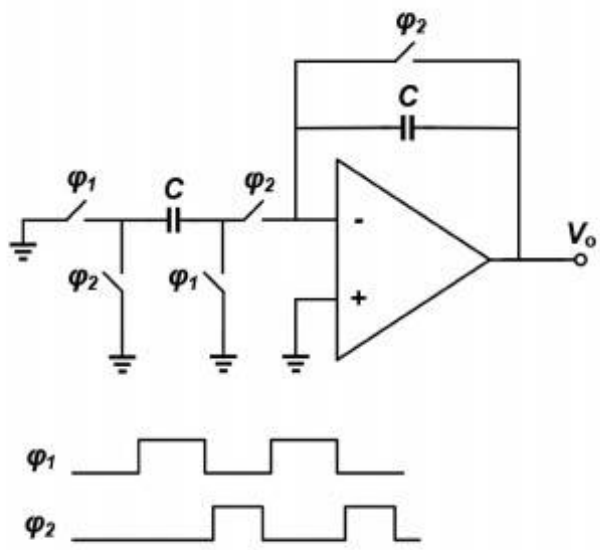
$V_{eff} = 0.2$ V
$\lambda = 0.1$ V^{-1}
$\gamma = 0$
$(W/L)_{3,4} = 2(W/L)_{5,6}$
$(W/L)_{7,8} = 2(W/L)_{3,4}$
$I_{D11} = 3$ mA
$C_L = 2$ pF
$C_C = 5$ pF
$C_P = 0.5$ pF

۱) ۶
۲) ۴
۳) ۳
۴) ۲

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۲۸- در مدار زیر آپ ـ امپ و سوئیچ‌ها ایده ال می‌باشند. ولتاژ V_o در انتهای فاز ϕ_2 کدام است؟



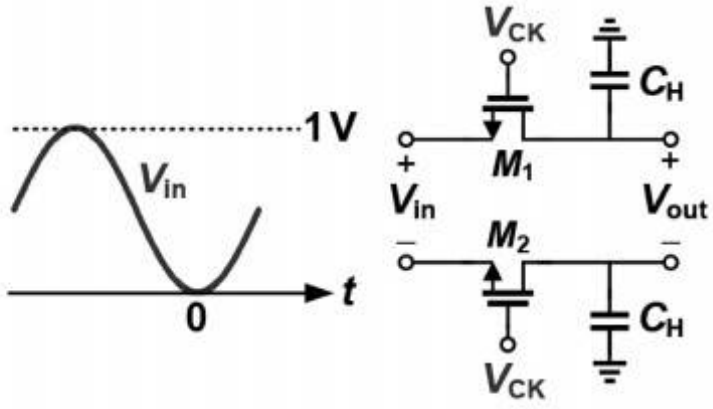
۱) $-V_1 - V_2$

۲) $V_1 - V_2$

۳) $V_1 + V_2$

۴) $V_2 - V_1$

۲۹- در مدار زیر ترانزیستورهای M_1 و M_2 با هم یکسان بوده و بار کانال ترانزیستورها در موقع خاموش شدن به صورت مساوی از ترمینال‌های درین و سورس آنها تخلیه می‌گردد. حداکثر خطای ناشی از تزریق بار کانال ترانزیستورها در ولتاژ خروجی V_{out}، چند میلی‌ولت است؟



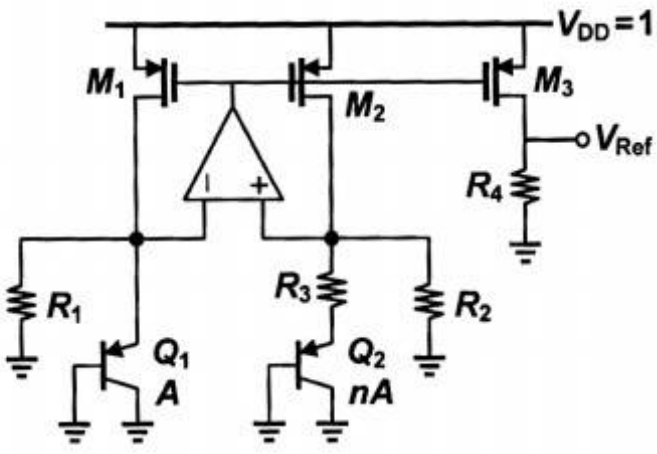
۱) ۲۵

۲) ۵۰

۳) ۷۵

۴) ۱۰۰

۳۰- در مدار Bandgap زیر، همهٔ ترانزیستورها در ناحیهٔ فعال بایاس شده‌اند و ترانزیستورهای PMOS با هم یکسان هستند. مقدار ولتاژ مرجع V_{Ref} در دمای اتاق ($T = ۳۰۰^\circ K$)، چند میلی‌ولت است؟



۱) ۴۸۰

۲) ۳۸۴

۳) ۲۸۸

۴) ۲۱۶

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۳۱- در هر سلول واحد (unitcell) کریستال سیلیکون، چند عدد اتم سیلیکون قرار دارد؟

۱) ۲ ۲) ۸

۳) ۱۴ ۴) ۱۸

۳۲- در پروسهٔ اکسیداسیون حرارتی سایکلون، کدام گزینه درست است؟

۱) در ویفرهای نوع <۱۱۱> ضریب رشد خطی $(\frac{B}{A})$ بزرگتر از مقدار نظیر برای ویفرهای نوع <۱۰۰> است.

۲) با افزایش ضخامت اکسید، عامل محدودکنندهٔ رشد اکسید، نفوذ مولکول‌های اکسیدکننده در لایهٔ اکسید است.

۳) انجام عمل اکسیداسیون در حرارت‌های بالاتر باعث افزایش بارهای ذخیره شده در اکسید می‌گردد.

۴) سرعت رشد اکسید در محیط (O_2, H_2O) بیشتر از سرعت رشد در محیط H_2O است.

۳۳- در اکسید کردن حرارتی با O_2، کدام گزینه درست است؟

۱) وجود Cl_2 همراه O_2 باعث بهتر شدن کیفیت اکسید می‌شود.

۲) وجود کلر همراه O_2 باعث کم شدن میزان رشد اکسید می‌شود.

۳) وجود N_2 همراه O_2 باعث خراب شدن کیفیت اکسید می‌شود.

۴) وجود F_2 همراه O_2 تأثیری در میزان رشد اکسید ندارد.

۳۴- استفاده از «Plasma enhanced oxidation» کدام مورد را سبب می‌شود؟

۱) زیاد شدن میزان رشد اکسید در اثر وجود رادیکال‌ها

۲) زیاد کردن دما برای کم شدن اثر یون‌ها

۳) زیاد شدن میزان رشد اکسید در اثر وجود رادیکال‌ها

۴) کم کردن دما برای زیادشدن میزان رشد

۳۵- در رابطه با انجام پروسهٔ دیفیوژن حرارتی بر روی قسمت مشخصی از سطح ویفر، کدام گزینه نادرست است؟

۱) با واریز فتورزیست بر روی ویفر و استفاده از ماسک مناسب، دریچهٔ مورد نظر بر روی فتورزیست باز شده و سپس عمل دیفیوژن انجام می‌گیرد.

۲) با رشد اکسید بر روی ویفر و استفاده از ماسک مناسب، دریچهٔ مورد نظر بر روی اکسید باز شده و سپس عمل دیفیوژن انجام می‌گیرد.

۳) در طول مرحلهٔ drive-in مقدار دانسیتهٔ ناخالصی روی سطح کاهش می‌یابد.

۴) در طول مرحلهٔ Predeposition مقدار دانسیتهٔ ناخالصی روی سطح تغییر نمی‌کند.

۳۶- برای بهبود کیفیت لیتوگرافی نوری، در سیستم‌های لیتوگرافی پروژکشن (Projection)، اقدام مناسب، کدام است؟

۱) برای بهبود DOF، NA را بالا می‌بریم.

۲) برای بهبود DOF، NA را پایین می‌بریم.

۳) برای بهبود رزولوشن، NA را بالا می‌بریم.

۴) برای بهبود رزولوشن، NA را پایین می‌بریم.

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۳۷- در مورد etch خشک شیمیایی با استفاده از پلاسما، گزینهٔ درست کدام است؟

۱) ویفرها عمودی قرار می‌گیرند تا etch شدن یکنواخت‌تر انجام گیرد

۲) ویفرها عمودی قرار می‌گیرند تا برخورد یون کمتر باشد.

۳) ویفرها افقی قرار می‌گیرند تا برخورد یون کمتر باشد.

۴) ویفرها عمودی قرار می‌گیرند تا از تعداد ویفر بیشتری استفاده شود.

۳۸- کدام مورد، جزء دلایل استفاده از تکنیک‌های مسطح‌سازی (Planarization) در پیاده‌سازی اتصالات (interconnects)، نمی‌باشد؟

۱) ایجاد اتصالات مطئمن و جلوگیری از قطعی احتمالی

۲) عدم امکان لایهٔ نشانی عایق‌های میان اتصالات به‌صورت یکنواخت

۳) مشکلات حین لیتوگرافی اتصالات

۴) هیچ‌کدام

۳۹- در مورد استفاده از TiN ، کدام گزینه نادرست است؟

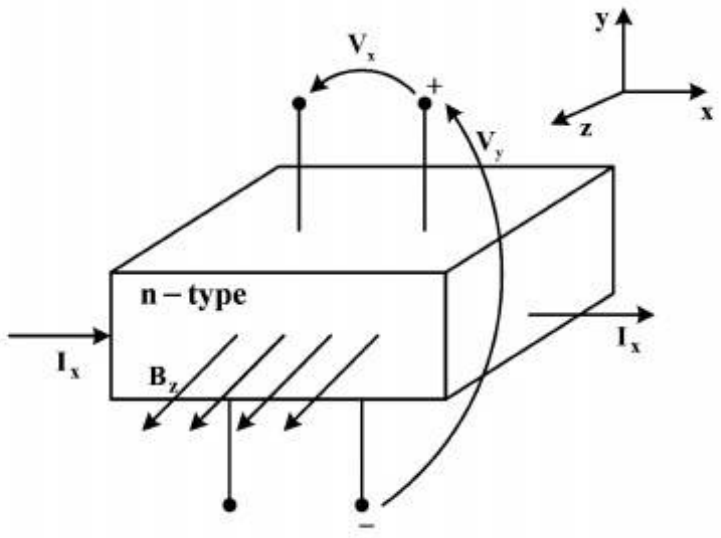
۱) برای خطوط ارتباطی محلی استفاده می‌شود.

۲) به صورت ضد انعکاس زیر فتورزیست عمل می‌کند.

۳) به عنوان سد نفوذ Al به زیر خود عمل می‌کند.

۴) مقاومت آن کمتر از Al است.

۴۰- در آزمایش هال با اعمال I_x و B_z ایستا خواهیم داشت:



۱) $I_y = 0 \ , \ V_y = 0$

۲) $I_y = 0 \ , \ V_y = -B_z \frac{I_x}{qtn}$

۳) $I_y = 0 \ , \ V_y = +B_z \frac{I_x}{qtn}$

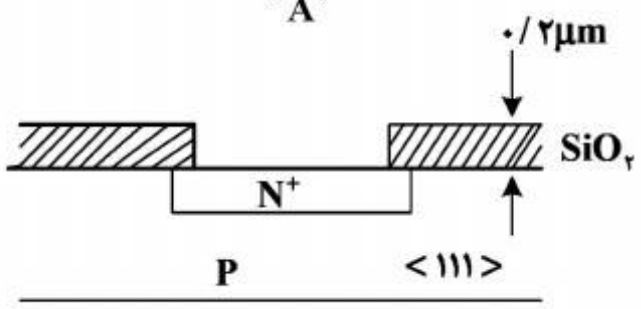
۴) $I_y = \pm \frac{B_z I_x}{\rho qtn} \ , \ V_y = \pm B_z \frac{I_x}{qtn}$

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۴۱- ساختار شکل زیر، تحت عمل اکسیداسیون wet در دمای $900^\circ C$ قرار می‌گیرد. در ناحیهٔ با ناخالصی N^+ مقدار ضریب خطی اکسیداسیون $(\frac{B}{A})$ چهار برابر مقدار آن در نواحی دیگر است. پس از چند ساعت اکسیداسیون، ضخامت اکسید در ناحیهٔ باز N^+ با ضخامت اکسید در نواحی P یکسان می‌شود؟

$$\frac{x_o^2}{B}+\frac{x_o}{(\frac{B}{A})}=t+\tau\ ,\quad \text{wet } 900^\circ C: B\approx 0/17\frac{\mu m^2}{hr}\ ,\ \frac{B}{A}=0/25\frac{\mu m}{hr}$$



۱) ۱/۰۴
۲) ۱/۵
۳) ۳
۴) ۴/۸

۴۲- اگر ویفر سیلیکونی p-type با آلایش $C_B=10^{15}\ cm^{-3}$ داشته باشیم و آن را در معرض کاشت یونی به صورت سطحی با دوز $6/5\times10^{13}\ cm^{-2}$ از اتم‌های فسفر قرار دهیم، عمق پیوند pn با شرطی که نمونه ابتدا در دمای $950^\circ C$ مدت نیم‌ساعت و سپس در دمای $1100^\circ C$ به مدت یک دقیقه قرار گیرد. عمق پیوند نهایی چند نانومتر خواهد شد؟

از روابط زیر می‌توانید استفاده کنید:

$$C(x,t)=\frac{Q}{\sqrt{\pi Dt}}\exp(\frac{-x^2}{4Dt})\ ,\quad C(x,t)=\frac{Q}{\sqrt{Dt}}\,erfc\,\frac{x}{2\sqrt{Dt}}$$

$$\ln(10)=2/3$$

T	$D(\frac{cm^2}{s})$
$950^\circ C$	$2/99\times10^{-15}$
$1100^\circ C$	$1/37\times10^{-13}$

۱) ۱۳۰
۲) ۲۲۰
۳) ۳۱۰
۴) ۴۰۰

۴۳- در کاشت یونی یک ناخالصی در سیلیکون، لایهٔ اکسید با ضخامت $500\ \mathring{A}$ در مسیر یون‌ها وجود دارد. مقادیر R_p مربوط به سیلیکون و لایهٔ اکسید به ترتیب $0/4\mu m$ و $0/5\mu m$ در انرژی به کار رفته می‌باشد. محل ماکزیمم دانسیتهٔ ناخالصی در سیلیکون نسبت به سطح سیلیکون در چه عمقی برحسب $\mathring{A}$ است؟

۱) ۲۶۰۰
۲) ۳۶۰۰
۳) ۴۶۰۰
۴) ۵۶۰۰

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

۴۴- برای آلایش سورس و درین یک NMOS ،به کمک کاشت یونی آرسنیک، با دوز $۴\times۱۰^{۱۵}\ cm^{-۲}$ و انرژی ۵۰ kev، حداقل ضخامت گیت پلی سیلیکون چند نانومتر باشد، تا ناحیهٔ کانال تحت تأثیر کاشت یونی قرار نگیرد؟ آلایش اولیهٔ بستر $۱۰^{۱۶}\ cm^{-۳}$ می‌باشد.

از روابط روبه‌رو، می‌توانید استفاده کنید: $C(x)=\frac{Q}{\sqrt{۲\pi}\Delta R_p}e^{[-\frac{(x-R_p)^۲}{۲\Delta R_p^۲}]}$, $\ln(۱۰)=۲/۳$

As in silicon	R_p	ΔR_p
۵۰ kev	۳۵nm	۱۵nm

۱) ۵۰
۲) ۷۰
۳) ۱۱۰
۴) ۱۳۰

۴۵- در آزمایش C-V یک ساختار MOS، مقدار ولتاژ آستانه نسبت به حالت مورد انتظار ۳v− تغییر را نشان می‌دهد. در صورتی‌که مقدار خازن $۵\times۱۰^{-۱۵}\ F$ باشد، کدام مورد می‌تواند سبب تغییر فوق شود؟

۱) بار منفی با مقدار $۳\times۱۰^{-۱۴}\ C$ در اکسید و در نزدیکی محل اتصال اکسید و سیلیکون
۲) بار مثبت با مقدار $۳\times۱۰^{-۱۴}\ C$ در اکسید و در نزدیکی سطح اکسید
۳) بار مثبت با مقدار $۳\times۱۰^{-۱۴}\ C$ در اکسید و در نزدیکی محل اتصال اکسید و سیلیکون
۴) بار مثبت با مقدار $۳\times۱۰^{-۱۴}\ C$ که به طور یکنواخت در اکسید توزیع شده باشد.

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست

پی اچ دی تست ؛ نخستین وب سایت تخصصی آزمون دکتری

دانلود کلیه سوالات عمومی و تخصصی آزمون دکتری در وب سایت پی اچ دی تست